

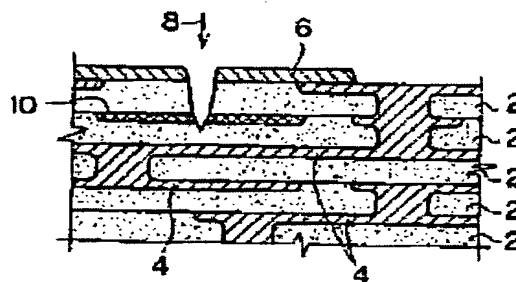
CERAMIC MULTILAYER CIRCUIT BOARD

Patent number: JP3082194
Publication date: 1991-04-08
Inventor: SHIBUYA MAKOTO
Applicant: MURATA MANUFACTURING CO
Classification:
- international: **H05K3/46; H05K3/46; (IPC1-7): H05K3/46**
- european:
Application number: JP19890219716 19890825
Priority number(s): JP19890219716 19890825

Report a data error here

Abstract of JP3082194

PURPOSE: To protect an inner conductor against damage or disconnection caused by laser rays when a resistor on the surface is trimmed by the laser rays concerned by a method wherein a dummy electrode independent of circuit characteristics is provided between a resistor located under the resistor on the surface and the inner conductor. **CONSTITUTION:** A laser ray attenuating dummy electrode 10 independent of circuit characteristics is provided to a part, where laser rays 8 possibly reach when the resistor 6 is trimmed by the laser rays 8, between a resistor 6 under a surface resistor 6 and an inner conductor 4. High melting point heavy metal such as Pd, Ag-Pd, or the like is adapted for the dummy electrode 10, and the electrode 10 may be formed of the same material with the inner conductor 4 at the same time with it or separately formed of material different from that of the inner conductor 4. When the dummy electrode 10 is provided, it is hardly removed by the laser rays 8 as compared with a ceramic insulating layer when the resistor 6 is trimmed with the laser rays 8, so that the laser rays 8 are remarkably weakened in intensity and a cut in a lower layer can be made small in depth.



Data supplied from the esp@cenet database - Worldwide

⑫ 公開特許公報(A) 平3-82194

⑤ Int. Cl.³

H 05 K 3/46

識別記号

Q

庁内整理番号

7039-5E

④ 公開 平成3年(1991)4月8日

審査請求 未請求 請求項の数 1 (全3頁)

⑥ 発明の名称 セラミック多層回路基板

⑦ 特 願 平1-219716

⑧ 出 願 平1(1989)8月25日

⑨ 発 明 者 渋谷 誠 京都府長岡京市天神2丁目26番10号 株式会社村田製作所内

⑩ 出 願 人 株式会社村田製作所 京都府長岡京市天神2丁目26番10号

⑪ 代 理 人 弁理士 山本 恵二

明 細 書

1. 発明の名称

セラミック多層回路基板

2. 特許請求の範囲

(1) 複数のセラミック絶縁層を積層したものの内部に回路を構成する導体を有しかつ表面に抵抗体を有するセラミック多層回路基板において、前記表面の抵抗体の下部であって当該抵抗体と内部の導体との間に、回路特性と無関係なダミー電極を設けていることを特徴とするセラミック多層回路基板。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、複数のセラミック絶縁層を積層したものの内部に回路を構成する導体を有しかつ表面に抵抗体を有するセラミック多層回路基板に関する。

(従来の技術)

この種のセラミック多層回路基板の従来例の一つを第2図に示す。

このセラミック多層回路基板は、複数のセラミック絶縁層2を積層したものの内部に、回路を構成する所定パターンの導体4を有し、かつ表面に所定パターンの抵抗体6を有する。

各セラミック絶縁層2には、内部の導体4と一体焼成するために、例えばBaO-SiO₂-CaO系セラミックスのような低温焼成セラミックスが用いられている。

(発明が解決しようとする課題)

上記のようなセラミック多層回路基板において、その表面に形成された抵抗体6をレーザー光8によってトリミングする場合、セラミック絶縁層2はレーザー光8によって容易に切断・除去される。

そのため、レーザー光8の出力とセラミック絶縁層2の厚みとの関係によっては、図示例のように、内部の導体4がレーザー光8によって損傷を受けたり切断されたりするという問題が発生する。

これを避けるためには、抵抗体6の下部であってレーザー光8が達する層には導体4を配置しないようにする必要があると共に、セラミック絶縁

層2のみの場合はレーザー光8がより深い層まで達するため、例えば第3図に示すように、回路構成上必要とするよりセラミック絶縁層2を例えば2層程度多く設ける必要があり、そのため、内部回路の高密度化が阻害されると共に、セラミック絶縁層2の層数が増えるぶん製造上の工程が増えるという問題が発生する。

そこでこの発明は、セラミック絶縁層の必要層数を減らしつつ、かつ内部回路の高密度化を阻害することなく、表面の抵抗体をトリミングする際のレーザー光で内部の導体が損傷または切断されるのを防止することができるセラミック多層回路基板を提供することを主たる目的とする。

(課題を解決するための手段)

上記目的を達成するため、この発明のセラミック多層回路基板は、前記表面の抵抗体の下部であって当該抵抗体と内部の導体との間に、回路特性と無関係なダミー電極を設けていることを特徴とする。

(作用)

特性と無関係なレーザー光減衰用のダミー電極10を設けている。即ちこのダミー電極10は、内部の導体4から独立していても良いし、導体4等につながっていても回路特性に影響を与えないものであれば良い。

このダミー電極10は、表面に形成された全ての抵抗体6の下部に設ける必要はなく、トリミング時のレーザー光8が到達する可能性のある層に導体4が配置されていない場所には設けなくても良い。

ダミー電極10には、例えばPd、Ag-Pd等の融点の高い重金属が適し、内部導体4と同一材料でそれと同時に形成しても良いし、異種材料で別個に形成しても良い。

上記のようにダミー電極10を設けると、抵抗体6をレーザー光8でトリミングする際、ダミー電極10はセラミック絶縁層2に比べてレーザー光8で除去されにくいため、レーザー光8はダミー電極10の部分で大幅に弱まり、下の層への切込み深さが例えば図示例のように小さく抑えられ

上記のようにダミー電極を設けると、ダミー電極はセラミック絶縁層2に比べてレーザー光で除去されにくいため、レーザー光はダミー電極の部分で大幅に弱まり、下の層への切込み深さが小さく抑えられる。

従って、セラミック絶縁層の必要層数を減らしつつ、かつ内部回路の高密度化を阻害することなく、表面の抵抗体をトリミングする際のレーザー光で内部の導体が損傷または切断されるのを防止することができる。

(実施例)

第1図は、この発明の一実施例に係るセラミック多層回路基板を部分的に示す断面図である。第2図および第3図の例と同等部分には同一符号を付し、以下においては従来例との相違点を主に説明する。

この実施例においては、前述したような表面の抵抗体6の下部に、しかも当該抵抗体6と内部の導体4との間であって抵抗体6のトリミング時にレーザー光8が達する可能性のある部分に、回路

る。

従って、セラミック絶縁層2の必要層数を減らしつつ、内部の導体4がレーザー光8で損傷または切断されるのを防止することができる。例えば、第3図のような従来例ではセラミック絶縁層2を回路構成上必要とするより2層程度多く設ける必要があったが、この実施例ではダミー電極10を設けるためにセラミック絶縁層2を1層多く設けるだけで済む。その結果、当該セラミック多層回路基板の製造上の工程を削減することができると共に、導体4の損傷等が防止されるので当該セラミック多層回路基板の信頼性が向上する。

しかも、抵抗体6の下部で導体4が配置できない部分が少なくなるので、内部回路の高密度化が阻害されることもない。

なお、ダミー電極10は回路特性と無関係なものであるため、それがレーザー光8で損傷または切断されても回路特性に影響はない。

(発明の効果)

以上のようにこの発明によれば、上記のような

ダミー電極を設けることで、セラミック絶縁層の必要層数を減らしつつ、かつ内部回路の高密度化を阻害することなく、表面の抵抗体をトリミングする際のレーザー光で内部の導体が損傷または切断されるのを防止することができる。

その結果、当該セラミック多層回路基板の製造上の工程を削減することができると共に、当該セラミック多層回路基板の信頼性の向上を図ることができ、また内部回路の高密度化を図ることもできる。

4. 図面の簡単な説明

第1図は、この発明の一実施例に係るセラミック多層回路基板を部分的に示す断面図である。第2図および第3図は、それぞれ、従来のセラミック多層回路基板の例を部分的に示す断面図である。

2... セラミック絶縁層、4... 導体、6... 抵抗体、8... レーザー光、10... ダミー電極。

代理人 弁理士 山本恵二

